

ZX SPECTRUM



48 K
МЕНТАГОН

ОГЛАВЛЕНИЕ

	стр
1. Назначение компьютера	1
2. Архитектура компьютера	3
3. Описание работы компьютера	11
4. Описание принципиальной схемы компьютера	13
5. Описание работы интерфейса дисководов для "SPECTRUM" + TR DOS	15
6. Порядок настройки	17
7. Устройство и работа накопителя	20
8. Интерфейс ИГМД	22

Назначение компьютера.

Основное назначение описываемого компьютера - игры и обучение основам информатики в составе класса или работе как с самостоятельным устройством. Помимо основного назначения он может использоваться, в качестве центрального вычислительного устройства в различных контролерах и интеллектуальных периферийных модулях. Высокое быстродействие позволяет с помощью этого компьютера решать задачи реального времени, создавать различные системы сбора данных. При имеющемся объеме оперативной памяти можно создавать сложные алгоритмы обработки полученных данных в различных экспериментах. Архитектура компьютера открытая, позволяющая проектировать модули с минимальной избыточностью и оптимальным энергопотреблением для данного класса систем.

Краткие технические характеристики:

- используемый микропроцессор - Z-80A (UA 880 D);
- тактовая частота - 3.5 МГц;
- объем ОЗУ - 48К;
- объем ПЗУ - 16К;
- резидентное программное обеспечение - BASIC/MONITOR.

Характеристики поддерживаемого экрана:

- в качестве монитора применяется бытовой телевизор - разрешение в графическом режиме 256*192
- количество строк 24
- количество символов в строке 32
- палитра 8 цветов
- экран полутоновой, 2 градации яркости, режим мерцания

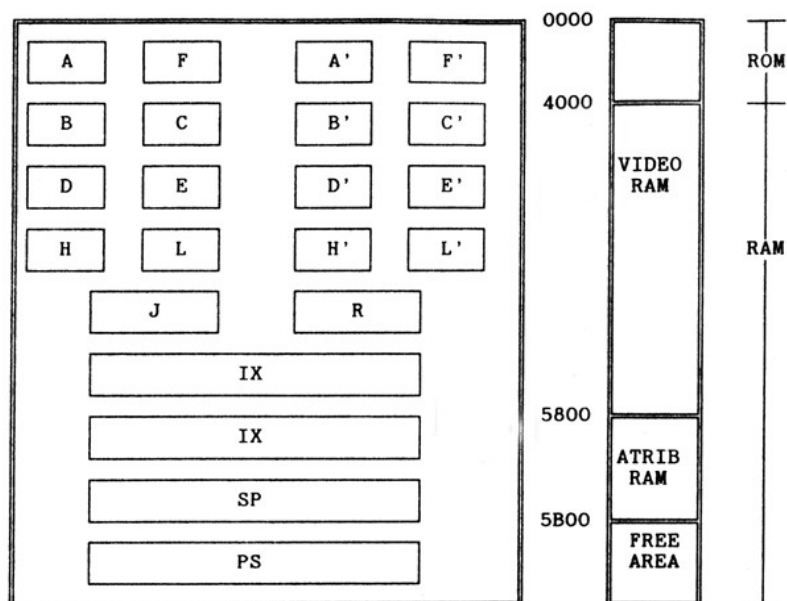
Характеристики клавиатуры:

- матричная 40 клавиш;
- 5 регистров;
- специализированная кемпстон клавиатура, 5 клавиш.

В качестве внешней памяти используется дисковод. Контролер дисковода собран на МС K1818 ВГ93 и имеет резидентное программное обеспечение TR DOS. Внешним носителем информации может быть бытовой магнитофон.

В описании рассмотрен принцип построения изображения компьютеров системы

SINCLAIR-SPECTRUM, затем работа процессорной части компьютера по структурной и принципиальным схемам, работа контролера дискового устройства и принцип работы НГМД на примере дискового "ИЗОТ".



Назначение разрядов портов ввода-вывода.



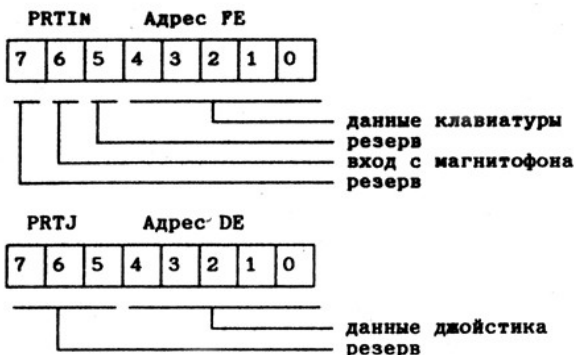


рис. 1

Архитектура компьютера

Архитектура компьютера представлена на рис.1. С точки зрения программиста компьютер имеет следующие логические устройства: - все доступные регистры микропроцессора Z-80 - постоянная память ROM, которая размещается в первых 16K адресного пространства и заключена между адресами 0000H и 3FFFH. - оперативная память RAM, заключенная между адресами 4000H и 3FFFFH. Общий объем ее составляет 48K.

- внешние устройства (ВУ): в минимальный набор включены порты PRTIN для ввода информации, PRTOUT для вывода из компьютера и PRTJ для подключения кэмпстон джойстика.

Назначение каждого бита этих портов приведено на рис.1. Перейдем к описанию каждого устройства.

Постоянная память

В постоянной памяти компьютера хранится резидентное программное обеспечение, которое поддерживает через порты ввода/вывода связь с внешними объектами, обеспечивает вывод на экран символьной и графической информации. В качестве системного программного обеспечения может быть использован BASIC для компьютера ZX-SPECTRUM со встроенными функциями монитора. Встроенные в BASIC функции позволяют осуществлять вывод на экран и ввод с клавиатуры, поддерживать связь с магнитофоном и локальной микросетью для

обмена по телефонным каналам и кабельным линиям с другими компьютерами-станциями локальной сети.

Пользователь по своему усмотрению может изменить содержимое и состав резидентного ПО или создавать свое специализированное ПО для использования компьютера в системе научных экспериментов или при построении различных устройств локальной автоматики.

При разработке своего программного обеспечения необходимо помнить, что в случае, если полученное ПО занимает объем меньший чем 16К, то освободившееся адресное пространство не может быть использовано под ОЗУ в стандартном варианте.

Оперативная память

Под оперативную память в стандартном варианте компьютера отведена область 4000.....FFFFH. В этом адресном пространстве можно выделить:

- область пикселей;
- область атрибутов;
- область пользователя.

Область пикселей и область атрибутов составляют область видео-ОЗУ (VIDEO-RAM).

На рисунке 2 представлена структура адресации экрана. Из этой таблицы можно очень быстро найти адрес нужного пикселя. О правилах пользования этой таблицей - несколько ниже, а пока рассмотрим каждую из областей подробно.

Область пикселей

Эта область, в которой собственно хранится изображение символов и графики. Используемый контролер дисплея не имеет встроенного знакогенератора, поэтому в VIDEO-RAM символы хранятся в виде непосредственных изображений. Единичное значение соответствующего бита в байте вызывает засветку точки на экране, а нулевое значение, наоборот, гасит точку. Экранная область имеет специфическую структуру. В оперативной памяти данные, формирующие изображение, хранятся последовательно, от младших адресов, к старшим. На экран они выводятся не друг за другом, последовательно рисуя изображение, а специальным образом. Экран можно условно разбить на 3 области по 64 строки

Адресация экранной области ОЗУ

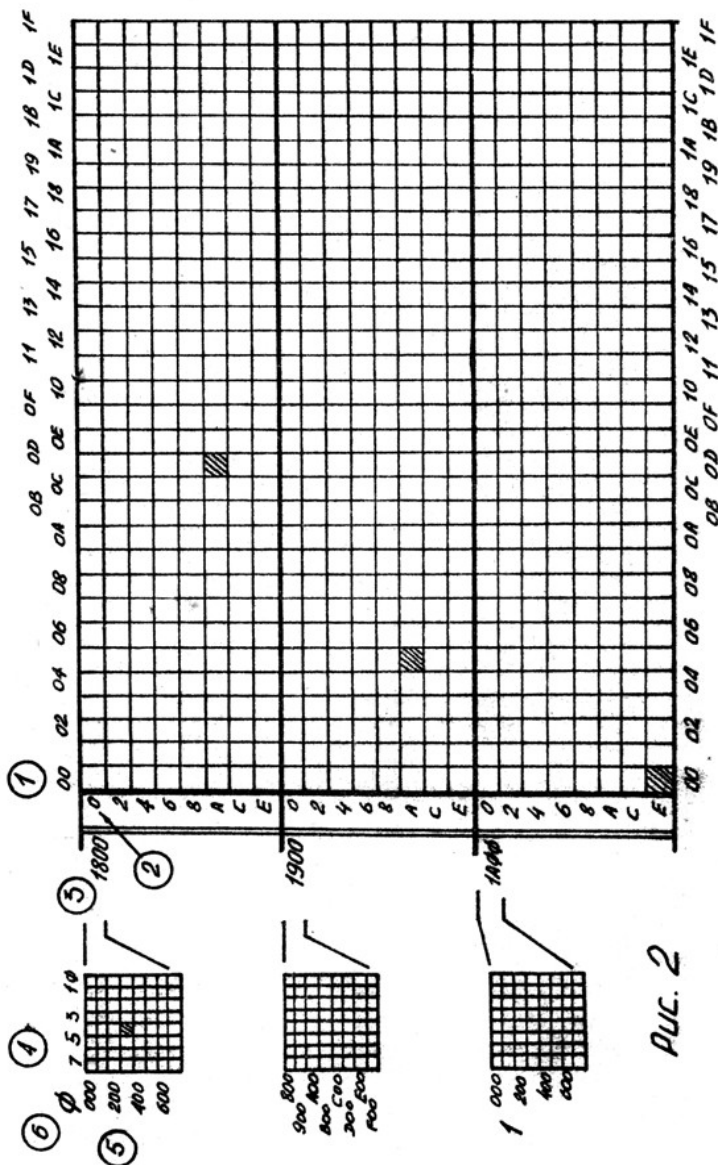


Рис. 2

(всего 192 строки). Вывод информации в пределах этих 64 строк осуществляется в следующем порядке. Последовательно выводятся 32 байта, формирующие первую строку. Затем пропускаются 8 строк и следующие 32 байта образуют уже 9-ю строку изображения, далее 32 байта образуют 17-ю строку и т. д. После формирования 57 строки происходит возврат к выводу второй строки и последующей каждой 8-й т. е. 10, 18... 58. После вывода таким образом 64 строк изображения происходит переход на формирование следующих 64-х строк, начиная с 65-й строки, и т. д. до заполнения всего экрана. Этот процесс иллюстрируется рисунком 3.

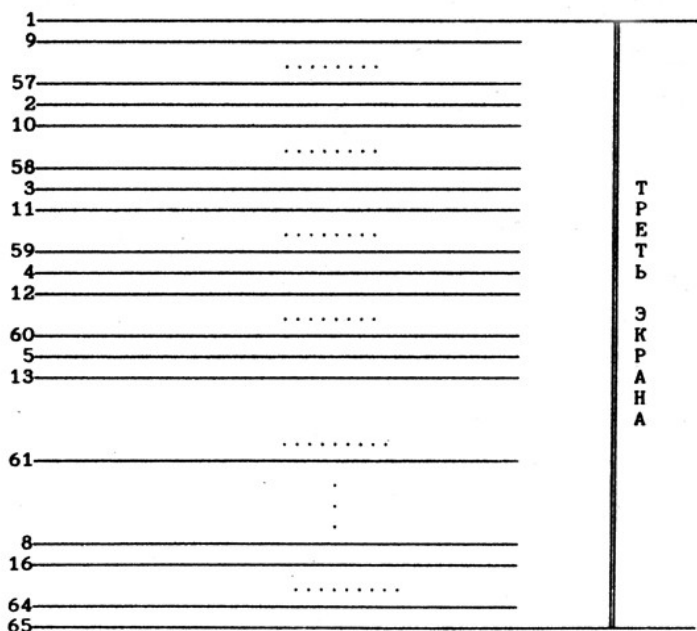


рис. 3

Здесь номерами толщиной линий выделен порядок формирования изображения. Почему формирование происходит именно так и не иначе, станет понятным после

того как, мы опишем область атрибутов. В одну строку может быть выведено 32 байта, что соответствует 256 пикселям. Порядок отображения байтов на экране приведен нарис. 4.

левый край	правый край
7 6 5 4	3 2 1 0
x x x x	x x x x

рис. 4

Область атрибутов.

Это область которая содержит специальные байты управления выводом пикселей на экран. В байте атрибута определяется: цвет точек, цвет фона, режим увеличения яркости, режим мигания. Особенностью формирования цветного изображения в данном компьютере является то, что один байт атрибута описывает область 8*8 точек экрана, т. е. по горизонтали 1 байт и по вертикали 8 строк. Это составляет одно знакоместо. На рис 5 приведена структура байта атрибута.

Цвет фона и цвет пикселя кодируется тремя знаками. Таким образом, на одном из 8 цветов фона, можно выбрать один из 8 цветов пикселя, причем на одном цвете фона можно вывести один цвет точек в пределах блока 8*8 пикселей. Это минимальное поле, описываемое одним атрибутом, что создает некоторые трудности при программировании мелких деталей изображения. Но как показала практика, умелое использование атрибутов позволяет свести к минимуму этот недостаток. Достоинством такого способа формирования изображения является небольшой объем VIDEO-RAM, что существенно влияет на повышение быстродействия экрана дисплея. Такая архитектура дисплея позволяет использовать компьютер для отображения быстро изменяющихся процессов (например в качестве различных графических и знаковых индикаторов в системах отображения информации). Биты BRIGTH и FLASH управляют увеличением яркости и заданием режима мигания соответственно. Эти режимы поддерживаются аппаратурой контроллера дисплея.

На рис. 2 изображен экран, каждая клетка на основном поле обозначает одно знакоместо. Три небольших поля слева - это разбитые на биты знакоместа. Горизонтальный ряд цифр, отмеченный 1 - это смещение байта относительно начала строки. Вертикальный ряд цифр 2 - это смещение знакомест относительно начала экрана, для атрибутов - колонка, отмеченная буквой А, для пикселей - колонка, отмеченная буквой Р. На полях знакомест: по горизонтали - номер бита, по вертикали - смещение строки относительно начала экрана. Ниже на рис. 6

приведена структура адреса для области пикселей. На рис. 7 приведена структура адреса для области атрибутов.

Рассмотрим несколько примеров.

Пусть есть адрес 43ADH, или в двоичном виде 0100 0001 1010 1101. Адрес рассматривается с младших битов и недостающие старшие биты дополняются нулями. Смещение в строке 0DH, биты 0...4, адрес строки знакомест имеет смещение A0H, это биты 5...7 (бит 4 захватили, чтобы выравнять на границу полубайта), смещение строки в знакоместе 300H, биты 8...10. Битами 11, 12 кодируется треть экрана, биты 13...1 всегда для экранной области имеют значение 010 (смещение 4000H). Соответствующий адрес атрибута 58ADH, или в двоичном коде 0101 1000 1010 1101. Смещение байта атрибута в строке относительно левого верхнего угла экрана 0DH, смещение строки знакомест A0H, биты 11,12 для атрибутов всегда равны 11. Приведем в качестве примера байт данных для области атрибутов и пикселей. Для области пикселей - 10H, для области атрибутов - 91H. Получится красная точка на синем фоне и она будет мигать.

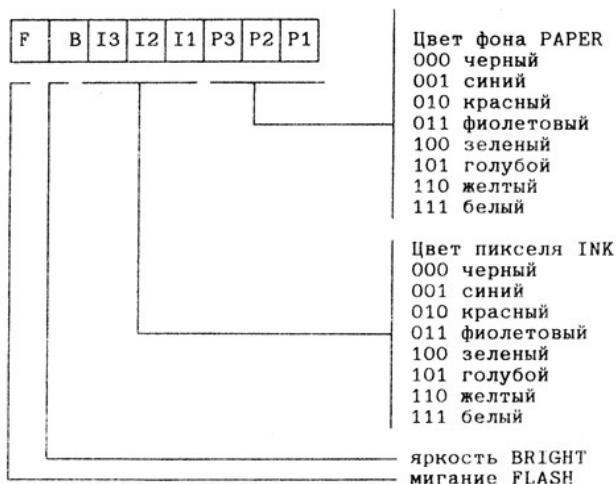


рис. 5



рис. 6



рис. 7

Таким образом можно сделать вывод. Контролер дисплея работает в двух режимах: первый - режим отображения пикселей, второй - режим отображения атрибутов. Совмещение этих 2 режимов и привело к такому необычному на первый взгляд, выводу содержимого VIDEO-RAM на экран.

Область пользователя.

Область, не занятая VIDEO-RAM, остается в распоряжении пользователя, на

рис.1 она отмечена как FREE AREA. В этой области так же размещены системные переменные. Область пользователя используется для загрузки программ с магнитной ленты или с микросети. Адрес области пользователя 5B00-FFFF. В случае, когда пользователь использует свой монитор, то часть этого пространства будет занята системными переменными.

Порты ввода/вывода.

В составе компьютера можно выделить три системных порта, которые имеют адреса XX1X XXX0 и XX0XXXXX1. Знак X говорит о произвольном значении бита. Для упрощения работы компьютера адресный дешифратор отсутствует, поэтому любой адрес, который имеет биты A0 и A5 в нулевом значении, выбирает системный порт. Остальное адресное пространство свободно и может быть использовано пользователем.

Опишем теперь подробно назначение каждого порта ввода вывода.

Порт вывода PRTOUT предназначен для вывода информации. Назначение его битов следующее:

- биты 0..2 кодируют цвет рамки вокруг поля в соответствии с таблицей 1;
- бит 3, TPI, через этот бит информация выводится на магнитную ленту. Способ записи - двухчастотное кодирование;
- бит 4, SN - это звуковой канал. Реализован полностью программно. Остальные биты зарезервированы.

порт ввода PRTIN предназначен для ввода информации. Назначение битов:

- биты 0..4, KB0-KB4. Горизонтальные выводы матричной клавиатуры, см. Рис. 8;
- биты 5, 7 резерв;
- бит 6, TP0. Вход с магнитофона в последовательном коде в формате двухчастотного кодирования.

Порт ввода PRTJ предназначен для подключения кемпстон джойстика. Биты 0..4 - данные джойстика.

Немного подробнее о клавиатуре. Клавиатура представляет собой матрицу свободно разомкнутых контактов размером 8*5 (рис. 8). Вертикальные линии являются линиями опроса.



рис. 8

На эти линии подаются импульсы опроса. В зависимости от состояния матрицы контактов будут возбуждены соответствующие горизонтальные линии ответа. Анализируя импульсы опроса и информацию ответа, можно определить - какие кнопки были нажаты. Управлением матричной клавиатурой занимается драйвер клавиатуры, который должен находиться в системном ПЗУ. В основу опроса клавиатуры положена особенность выполнения команды IN A микропроцессором Z-80. При выполнении этой команды содержимое регистра A выводится в старший байт адреса.

табл. 1

Двоичный код	Цвет	
000	BLACK	черный
001	BLUE	синий
010	RED	красный
011	MAGENTA	фиолетовый
100	GREEN	зеленый
101	CYAN	голубой
110	YELLOW	желтый
111	WHITE	белый

Содержимое регистра в этом случае интерпретируется как косвенный адрес контакта внутри матрицы. Меняя последовательно содержимое регистра A перед чтением порта PRTIN, производится опрос клавиатуры.

Описание работы компьютера.

Описание рассмотрим по структурной схеме изображенной на рис. 9.

Процессорный блок.

Центральным обрабатывающим элементом служит микропроцессор Z-80A или UA 880, который вырабатывает адреса для обращения к внешним и внутренним устройствам, формирует управляющие сигналы для синхронизации схемы, управляет передачей данных по магистрали данных.

Особенностью Z-80A является наличие внутреннего регистра регенерации, который содержит адрес регенерируемой ячейки памяти.

Для определения типа памяти, к которой происходит обращение служит дешифратор, декодирующий адреса A15-A13 и формирующий сигнал выборки ROM (ПЗУ) по входу OE. Эти сигналы формируются только при чтении, так как запись в ROM не может быть произведена. Запись в RAM происходит по заднему фронту CAS, при низком уровне сигнала разрешения записи RAM WE. В компьютере использован "прозрачный" метод доступа к памяти т. е. контролер дисплея и микропроцессор не мешают друг другу.

Для управления данными используются сигналы:

RD - чтение;

WR - запись;

MREQ - запрос памяти;

IORQ - запрос внешнего устройства;

RFSH - сигнал регенерации памяти;

Для управления работой процессорного модуля:

INT - запрос на прерывания формируемый из сигнала KS вконец каждого кадра;

OE RAM RD - строб чтения из буферного регистра памяти;

STB V - строб записи сигналов пикселей в сдвиговый регистр;

CAS, RAS - стробы выборки микросхем динамической памяти, одновременно RAS управляет адресными мультиплексорами памяти. CAS стробирует адрес на системной магистрали или от счетчиков дисплея;

STB RAM RD - строб считывания информации из буферного регистра;

WE PORT FE - строб записи в системный регистр RG BRD;

STB A - строб записи в сдвиговый регистр атрибутов;

RD PORT FE - строб чтения из системного регистра BRD;

WE RAM - сигнал разрешения записи в RAM. При низком уровне этого сигнала разрешается запись по данному фронту CAS в RAM.

Для синхронизации монитора предназначен блок синхронизации, который формирует синхросмесь, состоящую из строчных и кадровых импульсов. Для упрощения схемы формирования синхросмеси длительность строчного синхроимпульса выбрана 10 мкс, вместо положенных 4 мкс по требованию. Это стало возможным потому, что современные телевизоры имеют достаточный запас подлинности строчного импульса.

Контроллер дисплея состоит из:

- входного мультиплексора (D18);
- счетчиков развертки (D9-12);
- регистра сдвига (D25, D37, D38);
- регистра атрибутов (D24, D26);
- регистра поля (D41);
- видеомultipлексоров адресов (D18, D20, D21, D22, D23);
- выходного мультиплексора (D42);
- выходных устройств формирования и инвертирования сигнала (D43, D44).

Счетчики строчной развертки формируют сигналы управления строчной разверткой и адреса элементов в строках. Счетчик кадровой развертки управляет вертикальной разверткой и формирует адреса элементов строк. Сигналы счетчика строчной развертки управляют сигналом вывода информации на дисплей: либо выводятся пиксели, либо атрибуты. Причем дисплей построен таким образом, что после вывода на экран байта пикселей надо обязательно вывести соответствующий байт атрибутов, для задания соответствующих режимов и цвета. Этот процесс хорошо показан на временной диаграмме рис. 2 приложение 1.

Полная развертка хода строки приведена на рис.3 того же приложения.

Для отображения на экране байт пикселей по строку LD SCR заносится в сдвиговые регистры, в которых производится преобразование байта в последовательный код и выдача его на вход видеомultipлексора дисплея. Преобразование осуществляется по каждому импульсу CLK0 (сигнал частотой 7 МГц).

Как уже говорилось выше, для отображения одного байта информации необходимы 2 обращения к памяти за пикселями и атрибутами. На время обращения за атрибутами информация о пикселях задерживается на 4 такта CLK0. Функцию задержки выполняет сдвиговый регистр.

После того, как в сдвиговом регистре окажется байт пикселей, а в регистре атрибутов байт атрибутов, со сдвигового регистра пиксели поступают в последовательном коде на вход управления видеомultipлексорами. В зависимости от пиксела 0 или 1 из регистра атрибутов выбирается поле PAPER

или INK и устанавливается режим BRIGHT и (или) FLASH. На видеомультимплексор кроме того подается синхросмесь запрещающая прохождение сигнала на время действия строчных и кадровых синхроимпульсов. Видеосумматор (D43) управляет сигналом BC&BK для формирования поля BORDER и задания его цвета из регистра RG BRD. После формирования видеосигнал через инвертор поступает на выход RGB. Для связи с внешними устройствами в составе компьютера предусмотрены следующие системные устройства: клавиатура, через этот же регистр передаются данные из магнитофона при выбранной клавиатуре. Регистр поля RG BRD, с этого же регистра подается сигнал на магнитофон и подключается динамическая головка (звук).

Описание принципиальной схемы компьютера.

(смотри рис. 10)

Электрическая схема компьютера собрана в основном на элементах малой и средней степени интеграции: серии 555 и 561. Исключение составляют: микропроцессор Z-80 и постоянная память типа 2764 x 2 или 27128. При описании работы компьютера будут использованы временные диаграммы рис.1, 2, 3 Приложения 1.

Задающий генератор собран на элементах D2 по классической схеме. Для возбуждения генератора используется кварцевый резонатор с частотой резонанса 14 МГц. Допустимо отклонение от заданной частоты резонанса 14350 - 14530 КГц. Генератор формирует парафазную тактовую последовательность CLK0 частотой 7 МГц. Последовательность используется для синхронизации микропроцессора (6D1), формирования stroba RAS (6D8) для обращения к памяти и мультимплексорам, а также для синхронизации остальных блоков ПК. Сигнал CLK0 с 8D9 поступает на счетчики формирования горизонтальной развертки (рис.3 приложения 1) D10, D11, которые вырабатывают адресные сигналы (C4-C11) для считывания из VIDEO-RAM элементов строки, через мультимплексоры адресов D18, D20 - D23.

Строчные синхроимпульсы формируются элементами D14, V1.2. Кадровые синхроимпульсы KS формируются D12, D3, D6, D15, D16. Полная синхросмесь получается на элементе VT1 из строчных 8D14 и кадровых 8D6 синхроимпульсов.

Сигнал с частотой 7 МГц поступает с 12D9 на вход 2D12, на выходе которой формируются кадровые последовательности (C12-C19).

Сигнал BK бланкирует кадровую развертку. Если BK=0, то запрещается отображение информации, на экран монитора выводится содержимое регистра поля RG BRD. Если BK=1, то происходит отображение на экран.

Синхросмесь, сформированная блоком формирования развертки с выхода VT1 поступает на 2D14 и далее на вход монитора. От блока вертикальной развертки по переднему фронту сигнала KS формируется запрос на прерывание INT.

Адресные сигналы C4-C11 и C12 - C19 со счетчиков формирования развертки поступают на вход мультиплексора системного адреса D18 и адресных мультиплексоров памяти ОЗУ (D20-23). Где адрес мультиплексируется в адрес непосредственно поступающий на микросхемы памяти D27-D34. Информация считанная из памяти, по локальной шине данных может поступать на сдвиговый регистр SHIFT RG D25, D37, D38, на регистр атрибутов ATT RGD24, D26, на буферный регистр D39 и на регистр поля BRD D41.

В сдвиговый регистр информация записывается по высокому уровню строба LDSCR 12D6. Число этих импульсов равно числу знакомест в строке и равно 32. LDSCR снимается с 12D6. Как легко видеть из временной диаграммы (рис.3 приложение 1) и принципиальной схемы, строб LDSCR точно соответствует считыванию данных из сдвигового регистра D25. В сдвиговом регистре происходит преобразование считанного байта в последовательный код и задержка на 4 такта CLK0. Задержка выполняется для синхронизации отображения пикселей и атрибутов во времени, так как атрибут считывается сразу после пиксела.

Регистр атрибутов выполнен на элементах D24, D26. Запись информации производится по заднему фронту сигнала C5. Данные из регистра атрибутов и со сдвигового регистра через мультиплексор D42, микросхемы D43, D44 поступают в монитор.

Для обеспечения максимальной скорости работы компьютера временные диаграммы контроллера дисплея и микропроцессора синхронизированы сигналами довыборки CAS 8D8, строб регистра сдвига SHIFT RG 12D6 и строб записи буфера ОЗУ 8D4. На временной диаграмме рис. 1 приложение 1 этот процесс подробно проиллюстрирован.

Для записи на магнитофон используется один из разрядов регистра поля, информация с выходов которого, через формирователь АЧХ, выполненный на цепочке RC поступает на вход магнитофона. Уровень сигнала на выходе формирователя определяет резистор и должен устанавливаться порядка 300 МВ. Четвертый разряд данных этого регистра использован для канала звука. Разряды 0, 1, 2, определяют цвет поля BORDER.

Устройство ввода информации собрано на регистре D40. К выводу одного из регистров подключен магнитофонный адаптер, собранный на D1 и навесных элементах R, C, V3.

Описание работы интерфейса дисководов для "SPECTRUM" + TR DOS.

Смотри структурную схему рис. 9, принципиальную рис. 11.

Рассмотрим прохождение сигналов по принципиальной схеме. Включение интерфейса в работу с ПК осуществляется при переводе триггера D7.2 в нулевое состояние. Это возможно в 3-х случаях:

1. Если нажать кнопку RES DOS (KH 1), то нулевой потенциал через диод VD3 поступит на 1 D7.2.

2. Если при чтении ПК кода команды по адресу 15616 или 15619 на выходе D8 устанавливается 0 ($A_{13}=A_{12}=A_{11}=A_{10}=A_8=1$, $A_{15}=A_{14}=A_9=0$), который поступает на 9D1. На 10D1 поступает логический 0 через D2 и устанавливает D7.2 в нулевое состояние.

3. При нажатии кнопки MAGIC (копирование программы загруженной в ОЗУ на диск). В этом случае в момент чтения кода команды из ОЗУ компьютера на 6D2 появляется импульс логического нуля, длительностью равной - 1 мкс (A_{14} или A_{15} не равны нулю, что приводит к появлению нуля на 4D2, а на 5D2 также присутствует ноль, так как $MREQ=0$ и $M1=0$). Этот импульс через 6D2, VD1 поступает на 4D7.2 и пытается опрокинуть триггер в единичное состояние. Однако при нажатии на кнопку MAGIC импульсом M1 запускаются мультивибраторы D4.1 и D4.2. Импульс логического нуля с 12D4.1 длительностью около 6 мкс через R4 поступает на 1D7.2, то триггер D7.2 оказывается в нулевом состоянии. Импульс немаскируемого прерывания NMI с 4D4.2 длительностью около 60 мкс будет проанализирован Z-80 в конце текущей команды и процессор автоматически перейдет на адрес 0066H для выполнения программы перезаписи.

Таким образом в каждом из 3-х случаев триггер D7.2 оказался установленным в нулевое состояние. Это позволяет обращаться ПК либо к TR DOS либо к контроллеру НГМД.

Обращение к TR DOS (ROM D9, D10) осуществляется следующим образом. Нулевой потенциал с 5D7.2 поступает на 2D1. На 1D1 также присутствует нулевой потенциал (так как идет обращение к ПЗУ $A_{14}=A_{15}=0$), поэтому нулевой потенциал с 3D1 поступив на КТ - 315 усиливается и поступает на ПЗУ D9, D10. Байт из ПЗУ через буфер D24 поступает на шину данных ПК. На 11D24 сигнал $STROBE=0$, так как на 4D6 - $RD=0$. ПЗУ ПК в это время заблокировано сигналом - $ROMCS2$, поэтому управление компьютером будет поддерживаться TR DOS.

Если ПК обращается к другим устройствам интерфейса (а обращение идет как к устройствам ввода/вывода), то на 11D6.4 появляется логический нуль ($A_0=A_1=1$,

IORQ=0, 5D7.2=0), который включает дешифратор D15.2, обеспечивающий выборку остальных устройств интерфейса (работа этих устройств будет рассматриваться позже).

Отключение интерфейса (установка тригера в единичное состояние) производится двумя способами:

1. Если нажать кнопку сброс ПК или после включения ПК сигнал RESET от ПК через D7.1 D8 устанавливает D7.2 в единичное состояние.

2. Если после загрузки программы с диска произошел запуск, то в этом случае при чтении первой команды из ОЗУ на 6D2.2 появится логический 0 (A14 или A15 не равны нулю, MREQ=0 и M1=0), который через VD1 опрокинет триггер D7.2 в единичное состояние.

Модуль управления НГМД

Схема модуля НГМД работает следующим образом. При обращении ПК к интерфейсу, как к устройству ввода/вывода на 11D6.4 появляется логический 0, который включает дешифратор D15. С помощью этого дешифратора можно обращаться или к контролеру НГМД D16 или к регистру D12. Выбор контроллера или регистра определяется комбинацией на входах 2D15.2 (WR), при A7=0 с выводов 4 или 5 через D13.1 на 3D16 поступает логический 0, разрешающий обращение к D16.

При A7=WR=0 на 6D15.2 формируются импульсы логического нуля, по окончании которого (WR=1) производится запись управляющего слова в D12 с шины данных BD.

Назначение разрядов управляющего слова следующее:

-D0 (15D12) и D1 (12D12) является адресом дисководов, к которому идет обращение. Этот адрес дешифрируется D15.1 и подается на входы выборки одного из 4-х дисководов (SEL A-D) (при канальном включении всегда выбирается дисковод 0 SEL A).

-D2 (10D12) - команда сброса D16.

-D3 (7D12) - имитирует сигнал HLT (D3=1), указывающий, что магнитная головка дисководов готова к записи/считыванию информации.

-D4 (5D12) - сигнал SIDE1 используется только в дисководах с двухсторонней записью.

-D6 (2D12) - указывает, с какой плотностью записи должен работать D16 (для двухсторонней записи D6=1).

При комбинации на адресных входах D15.2 (A7=WR=1) производится

считывание (нулевым потенциалом с 7D15.2) на шину данных сигнала DRQ (38D16) и INRQ (39D16) через D19.

Через инверторы D22 на НГМД с D16 выдаются управляющие сигналы:

STEP - импульсы перемещения магнитной головки;

DIRC - потенциал направления перемещения магнитной головки;

HLD - потенциал включения двигателя НГМД.

С дискового на D16 поступают импульсы:

IP - индексные импульсы;

TR00 - нулевая дорожка (через D22.3);

WPRT - защита записи.

Блок синхронизации.

Блок служит для формирования синхронизирующих последовательностей частотами 1 МГц и 4 МГц. Задающий генератор собран на элементах D3 и D11 по классической схеме.

Для возбуждения генератора используется кварцевый резонатор с частотой резонанса 8 МГц. Генератор формирует парафазную тактовую последовательность. Счетчик D11 производит деление частоты на гармоники, используемые для синхронизации, 1 МГц для контроллера НГМД, и 4МГц для схемы ФАПЧ.

Порядок настройки.

Настройка интерфейса производится помодульно.

1. Схема синхронизации.

Сначала проверяется наличие частоты 8 МГц генерируемой кварцем. Затем на 12D11 должен присутствовать сигнал частотой 4 МГц, а на 8D11 сигнал частотой 1 МГц. Амплитуда сигнала должна быть не менее 3.5 вольт. Далее следует проверить наличие этих сигналов на управляемых элементах.

2. Модуль управления интерфейсом.

Сделайте разводку и проверьте ее правильность, путем прозвонки и проверки отсутствия замыкания между проводниками шин выставляющих сигналы на модуль.

Подключите шины питания, поставьте блокировочные конденсаторы, и убедитесь в отсутствии замыкания между шинами питания и корпусом.

Установите на плате микросхемы D2, D8, D7, D6, D13, D14; диоды VD1, 2, 3, 4. Включите питание на плату и проверьте температурный режим микросхем.

Нажатием на кнопку KH-1 RES, убедитесь, что на экране телевизора обычная надпись, проверьте, установлен ли в нуль триггер D7.2, при нажатии KH-1 триггер устанавливается в 1-ое состояние.

Выполните команду RANDOMIZE MSR 15616, убедитесь, что триггер D7.2 перешел в нулевое состояние. Если все вышеперечисленные операции выполняются правильно, нужно переходить к настройке следующего устройства интерфейса, в противном случае необходимо найти и устранить неисправность в элементах управления триггером D7.2.

Установите микросхемы D24, D9, D10 и транзисторы VT1, 2, включите компьютер, нажмите кнопку RESET и наберите на клавиатуре RANDOMIZE MSR 15616. На экране должно появиться сообщение:

* T R D O S V E R 5 . X X *				
C	1986	TECHNOLOGY	RESEARCH	LtD
(U . K .)				
A	>			

Проверьте наличие импульсов на 11D6.4.

На этом отладка этой части схемы закончена и можно переходить к сборке и отладке оставшихся узлов интерфейса.

3. Модуль управления НГМД

Необходимо сделать разводку выходного разъема интерфейса и подсоединить кабель к НГМД.

Установите на плату все оставшиеся элементы, кроме D16. Включите ПК и проверьте наличие напряжения +12 В. на 40D16. При отсутствии этого напряжения D16 выйдет из строя.

Если двигатель дисководов не вращается, проверьте наличие нулевого потенциала на выходе HLD.

Нажмите клавишу ENTER, при каждом нажатии магнитная головка должна перемещаться к нулевой (внешней) дорожке дискеты. При достижении нулевой

дорожки выполните следующий пункт. Вставьте дискету в дисковод и проконтролируйте наличие импульсов IP (частота следования 5 гц). Проверьте наличие нулевого потенциала на 34D16 (при его отсутствии проверьте выведена ли магнитная головка на нулевую дорожку).

Проверьте наличие логической "1" на 36D16 (если отсутствует, убедитесь не заклеен ли вырез на дискете). Окончательная отладка производится только после установки D16.

В заключении надо проверить наличие импульсов записываемых данных (WD) с вывода 31 D16 поступающих в НГМД.

4. Схема фазовой автоподстройки.

Она собрана на D18 D23. Смесь считываемых с НГМД данных и синхриимпульсов поступает на формирователь стандартных сигналов D18.1 D18.2 обеспечивающий стандартизацию входных импульсов по длительности и их привязку по фазе к тактовой частоте 4 МГц.

Стандартизированные сигналы поступают на 27D16 (RAWR-импульсный сигнал входных данных) и на 9D23.

На D23 собран формирователь синхронизирующих тактовых сигналов (RCLK) для D16. Синхронизация D23 производится по первому импульсу RAWR и в дальнейшем D23 выдает на 26D16 меандр с периодом 4 мкс (с таким же периодом поступают импульсы данных с НГМД). На 11D23 должен быть меандр с периодом 4мкс.

Накопитель на гибком магнитном диске (на примере EC-5088).

НГМД предназначен для внешней памяти малых и микровычислительных машин.

- максимальная емкость памяти накопителя 109-250 кбит.
- число рабочих поверхностей 1.
- число дорожек 35-40.
- максимальное время позиционирования на соседнюю дорожку 25-30 мкс.
- метод записи RPM (PM).
- линейная плотность записи на дорожке 102-204 бит/мм.
- частота вращения ГМД 300 об/мин.
- питание +12В +- 5% ном. ток 0.9А макс. Ток 1.8А
- +5В +- 5% ном. ток 0.9А макс. ток 0.95А.

Состав (фиг.2)

1. Электромеханика

- электродвигатель постоянного тока с тахогенератором для привода ГМД.
- шаговый электродвигатель для позиционирования головки.
- датчик индекс/сектор.
- микропереключатель "защита записи".
- датчик дорожка 00.
- головка чтение запись.

2. Электроника

- формирование сигнала индекс/сектор.
- управление позиционированием головки.
- формирование сигнала записи.
- усиление сигнала воспроизведения и формирование сигнала данные воспроизведения.
- формирование сигнала дорожка 00.

Устройство и работа накопителя.

Электродвигатель питается постоянным напряжением +12В и при помощи шкива приводит в движение шпиндель. Скорость вращения поддерживается в пределах нормы при помощи специальной схемы, расположенной на плате регулировки, которая использует сигнал встроенный в электродвигатель тахогенератора.

Гибкий магнитный диск центрируется и прижимается к шпинделю при помощи прижимающей шайбы, расположенной в рамке. Эта рамка опускается и поднимается при помощи зажимающего устройства расположенного на лицевой панели накопителя.

Головка чтения/записи позиционирует на желаемую дорожку при помощи шагового двигателя и шайбы со спиральным желобом. Шаговый двигатель крутит шайбу в направлении по часовой стрелке или в обратном направлении, причем для перемещения головки на одну дорожку шаговый двигатель совершает 2 шага. Управляющее устройство перемещает головку на одну дорожку, выдавая только 1 импульс шаг. Второй импульс вырабатывается в самом накопителе (плата логики).

Головка чтение/запись находится в непосредственном контакте с носителем

информации. Стекло-керамическая поверхность головки сконструирована так, чтобы достигалась максимальная отдача сигнала к и от носителя информации с минимальным изнашиванием поверхности головки и НГМД.

Выбор накопителя.

Выбор накопителя производится активизацией интерфейсной линии выбор (SELD). При нормально работающем накопителе одновременно происходит загрузка головки и индикатор "накопитель выбран" на лицевой панели загорается.

К одному управляющему устройству могут подключаться до 4-х дисководов. Для выбора каждого из них существуют четыре отдельные интерфейсные линии, заканчивающиеся на плате логики 4-мя контрольными точками (X1, X2, X3, X4). Если накопитель должен выбираться как первый, то к X1 надо подключить X5. Одновременно с выбором накопителя разрешаются и выходные интерфейсные линии "дорожка 00", "индекс-сектор" и "защита записи". Если к УУ подсоединяется только 1 накопитель, то все его 5 контрольных точек закорачиваются.

Включение двигателя.

Чтобы проделать операции запись или чтение нужно сначала включить электродвигатель постоянного тока. Это производится путем активизации линии "старт". Чтобы ГМД имел возможность достичь свою номинальную скорость вращения и операции запись и чтение совершились правильно необходимо, чтобы команды об обмене информацией подавались к накопителю не ранее чем через 1 сек после старта электродвигателя. Включение ЭД производится по команде от УУ путем выставления на линию "старт" уровня логического нуля.

Поиск необходимой дорожки.

В момент включения питания положение магнитной головки неопределенное. Поэтому первое действие, которое должен выполнить накопитель - это возврат к дорожке 00.

Возврат к дорожке 00.

Чтобы выполнить это действие, необходимо определить направление движения назад и по линии "шаг" передавать импульсы до тех пор, пока не придет сигнал дорожка 00.

Поиск назад.

Чтобы выполнить это действие, необходимо от УУ по линии, определяющей направление движения подать высокий уровень, а по линии "шаг" - столько импульсов, какова разница между номером дорожки, на которой находилась головка и номером дорожки, на которой она должна устанавливаться.

Поиск вперед.

Чтобы выполнить это действие необходимо от устройства управления по линии определяющей направление движения подать низкий уровень.

Операция чтения.

Выполняется в следующей последовательности:

- а) активизируется линия выбора накопителя;
- б) головка чтения/запись позиционирует на необходимую дорожку,
- в) по линии записи передается высокий уровень;

Операция записи.

Выполняется в следующей последовательности:

- а) активизируется линия выбора накопителя;
- б) головка чтения/запись позиционирует на необходимую дорожку;
- в) по линии записи передается низкий уровень;
- г) по линии данные записи передается информация, которая должна быть записана. Временные соотношения всех сигналов участвующих в операции запись или чтения указаны на фиг. 8.

Интерфейс НГМД.

Интерфейс НГМД указан на фиг. 9. Все интерфейсные линии можно разделить на 2 группы. Информационный интерфейс (к разъему А) и питающий интерфейс (к разъему Д).

Входные интерфейсные линии

параметры:

низкий уровень - вх от 0.0 до 0.4 Вольта.

I вх = 40 мА. высокий уровень - вх от +2.5 до 5.25 Вольта.

I вх = 250 мкА. входной импеданс - 150 Ом.

Описание интерфейсных линий

- выбор 1, 2, 3, 4 (SEL A, B, C, D - линии для выбора накопителя) по низкому уровню.
- старт (START) - линия для включения электродвигателя (по низкому уровню).
- направление шага (DIRC) - линия определяющая направление движения головки (высокий уровень импульсов передвигает головку на одну дорожку назад и наоборот, низкий уровень импульсов - передвижение головки вперед к центру ГМД.
- шаг (STEP) - линия для передвижения головки. Сигнал на этой линии передвигает головку в направлении, определенном уровнем сигнала по линии "направление шага". Передвижение головки начинается в момент, когда сигнал по линии шаг переходит от низкого в высокий уровень, т. е. по заднему фронту шагового импульса.
- данные записи (WR DATE) - линия по которой в НГМД поступает информация для записи на ГМД. Каждый переход сигнала с высокого на низкий уровень меняет направление тока через головку, т. е. записывается 1 бит информации.
- запись (WRG) - линия определяющая вид операции (запись или чтение). Активное состояние этого сигнала (низкий уровень) определяет операцию запись. Высокий уровень этого сигнала определяет операцию чтение (фиг. 8).

Выходные интерфейсные линии

Параметры следующие:

низкий уровень - Uвых от 0.0 до 0.4 Вольта.

Iвых = 48 мА. высокий уровень - Uвых от +2.5 до 5.2 Вольта.

Iвых = 250 мкА.

Описание выходных интерфейсных линий

- дорожка 00 (TR 00) - линия для определения начального положения головки.

Низкий уровень сигнала на этой линии указывает на то, что головка находится на дорожке 00 и получает один импульс шаг назад.

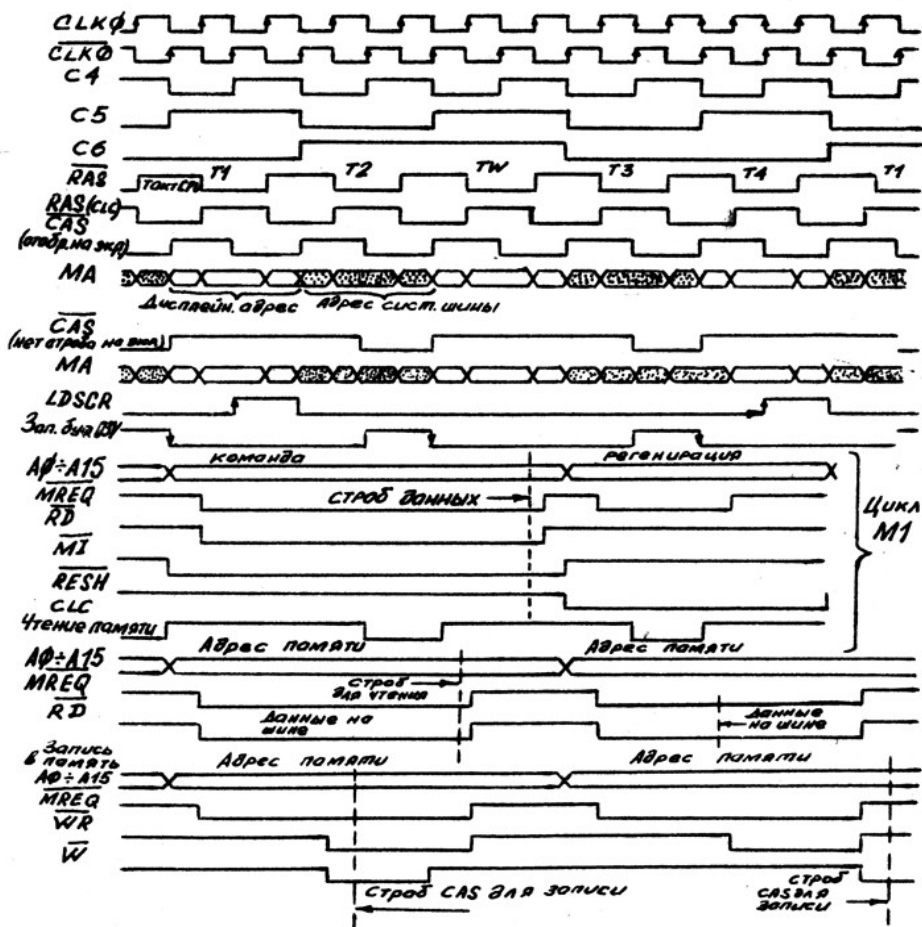
- индекс/сектор (IP) - линия для передачи индекс-секторных импульсов. Для генерирования индекс-секторных импульсов на ГМД имеются специальные отверстия, которые попадая между светодиодом и фототранзистором, вызывают формирование импульса по линии индекс/сектор.

Когда в накопителе нет ГМД сигнал индекс/сектор всегда имеет низкий уровень. Что для УУ обозначает неисправность в НГМД.

- данные чтения (RD DATE) - линия для передачи из НГМД в УУ информации.
- защита записи (WPRT) - линия показывает устройству управления можно ли на данный НГМД записывать информацию. По этой линии передается высокий уровень (можно). Если в боковой прорез конверта дискеты вставить специальную клемму, то низкий уровень укажет что записывать нельзя - "защита записи".

ЖЕЛАЕМ ВАМ УСПЕХОВ!

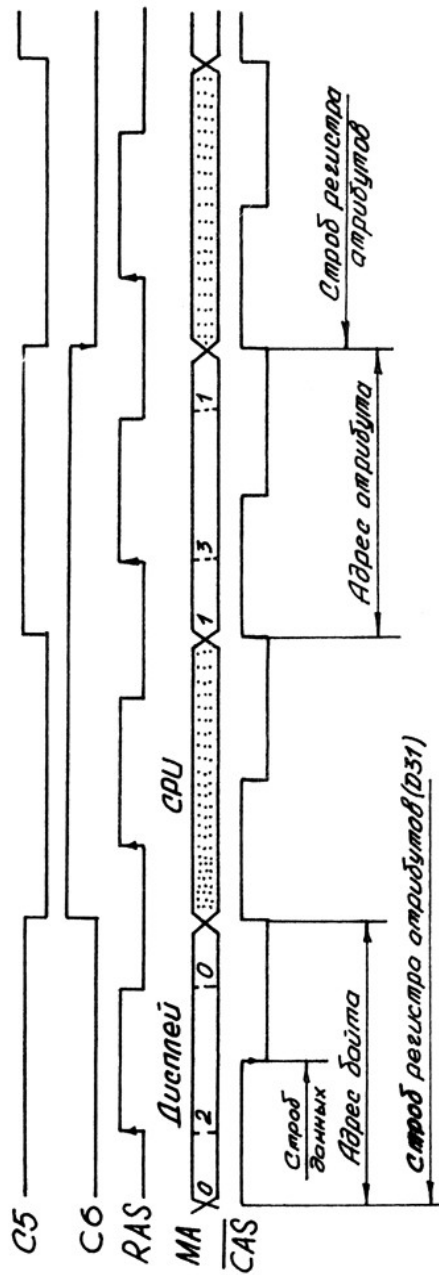
Приложение 1. (PENTAGON)



Временная диаграмма "Прозрачного" доступа
в память (ЦПЗ Z80)

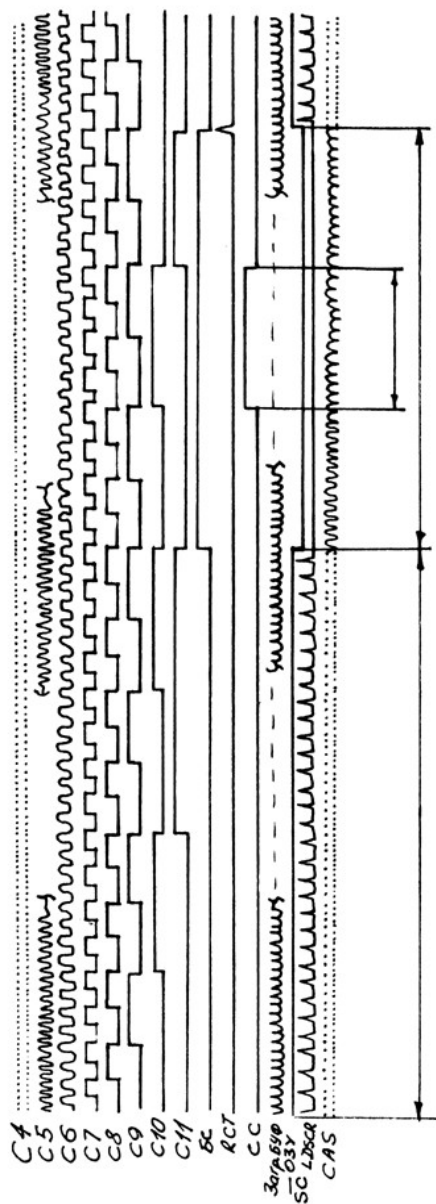
Рис. 1

Приложение 1.



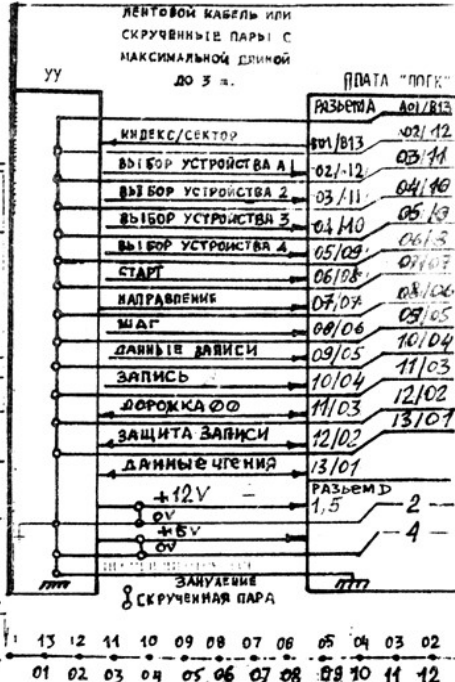
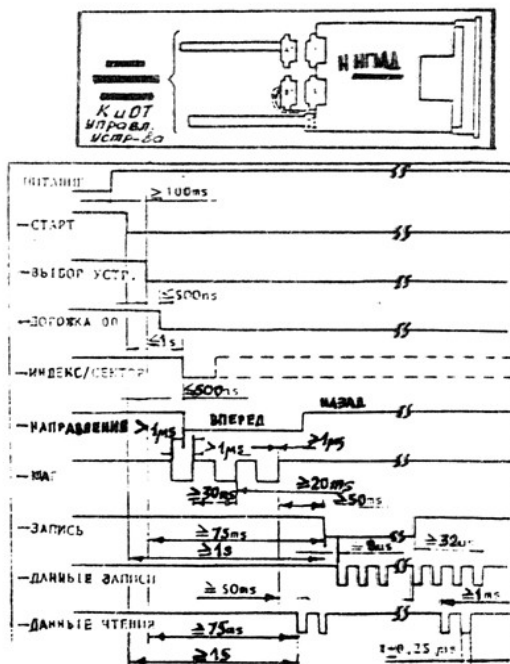
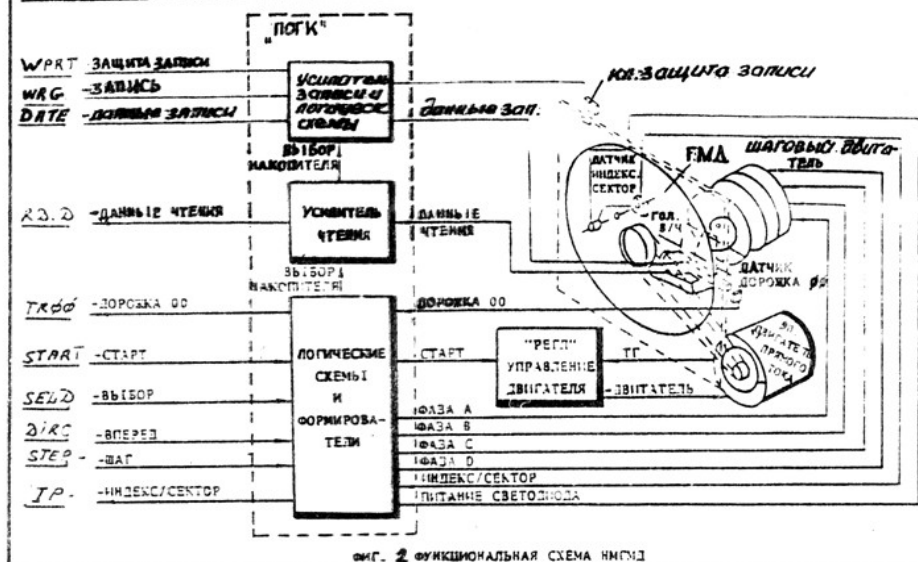
Временная диаграмма управления
мультиплексоров дисплея
рис. 2

Приложение 1.



Временная диаграмма строчной синхронизации
контроллера дисплея
Рис. 3

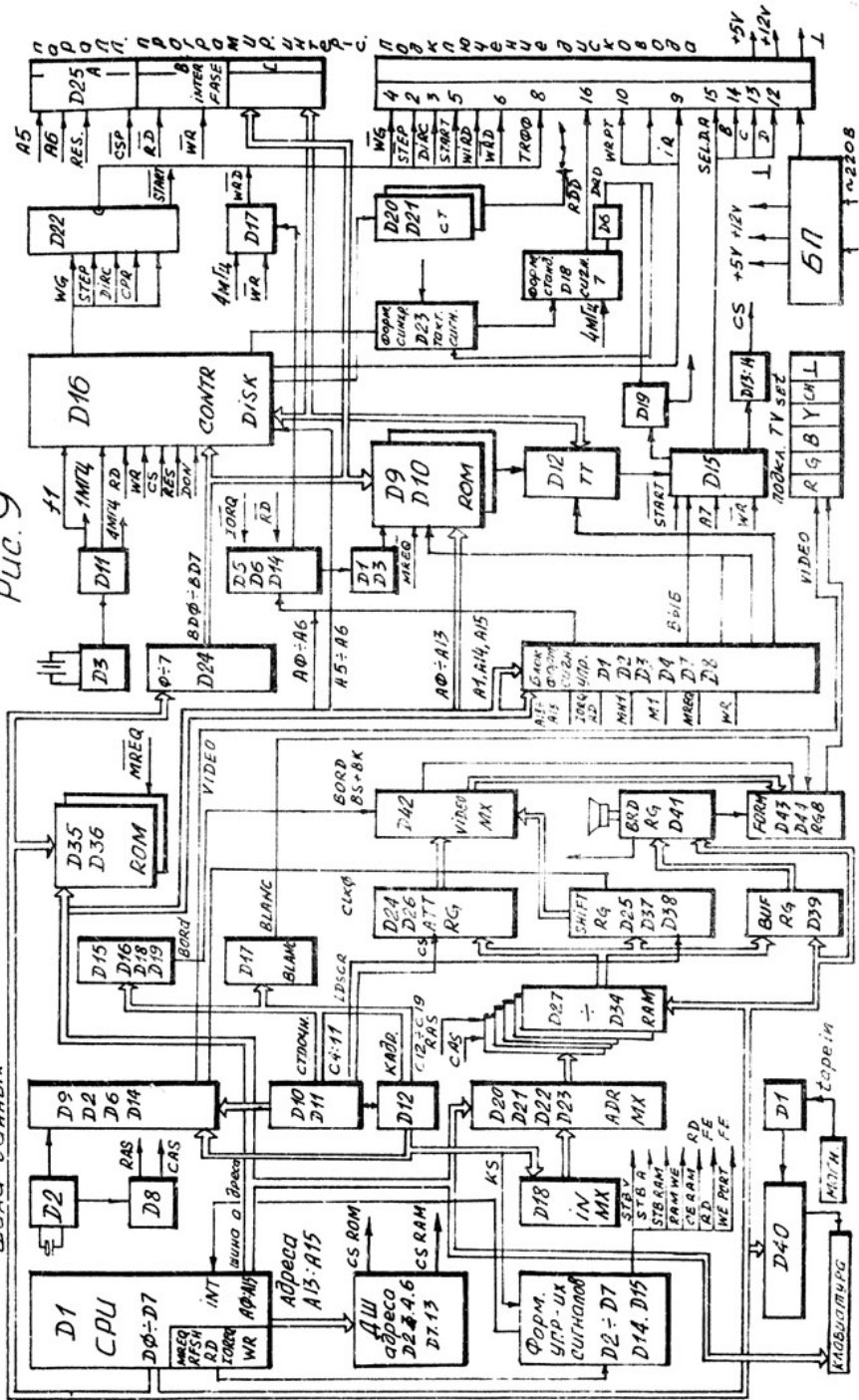
Накопитель на гибких магнитных дисках

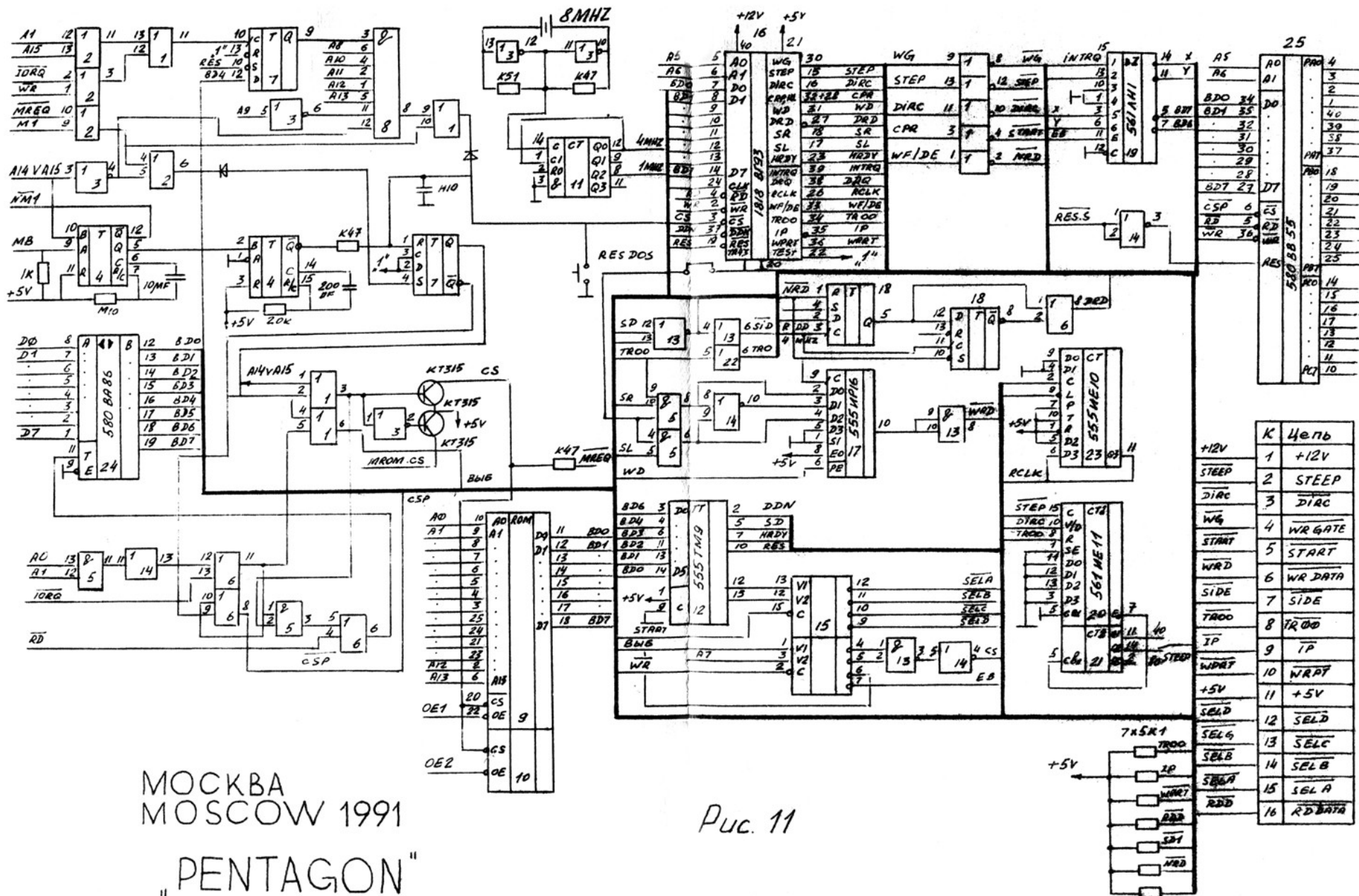


Структурная схема ПК "SinCler Spectrum" (PENTAGON)

шля данных

Doc. 9





K	Уел.об.
1	+12V
2	STEEP
3	DIRC
4	WR GATE
5	START
6	WR DATA
7	SIDE
8	TR00
9	IP
10	WRAT
11	+5V
12	SEL D
13	SEL C
14	SEL B
15	SEL A
16	RDATA

MOSCOW 1991
"PENTAGON"

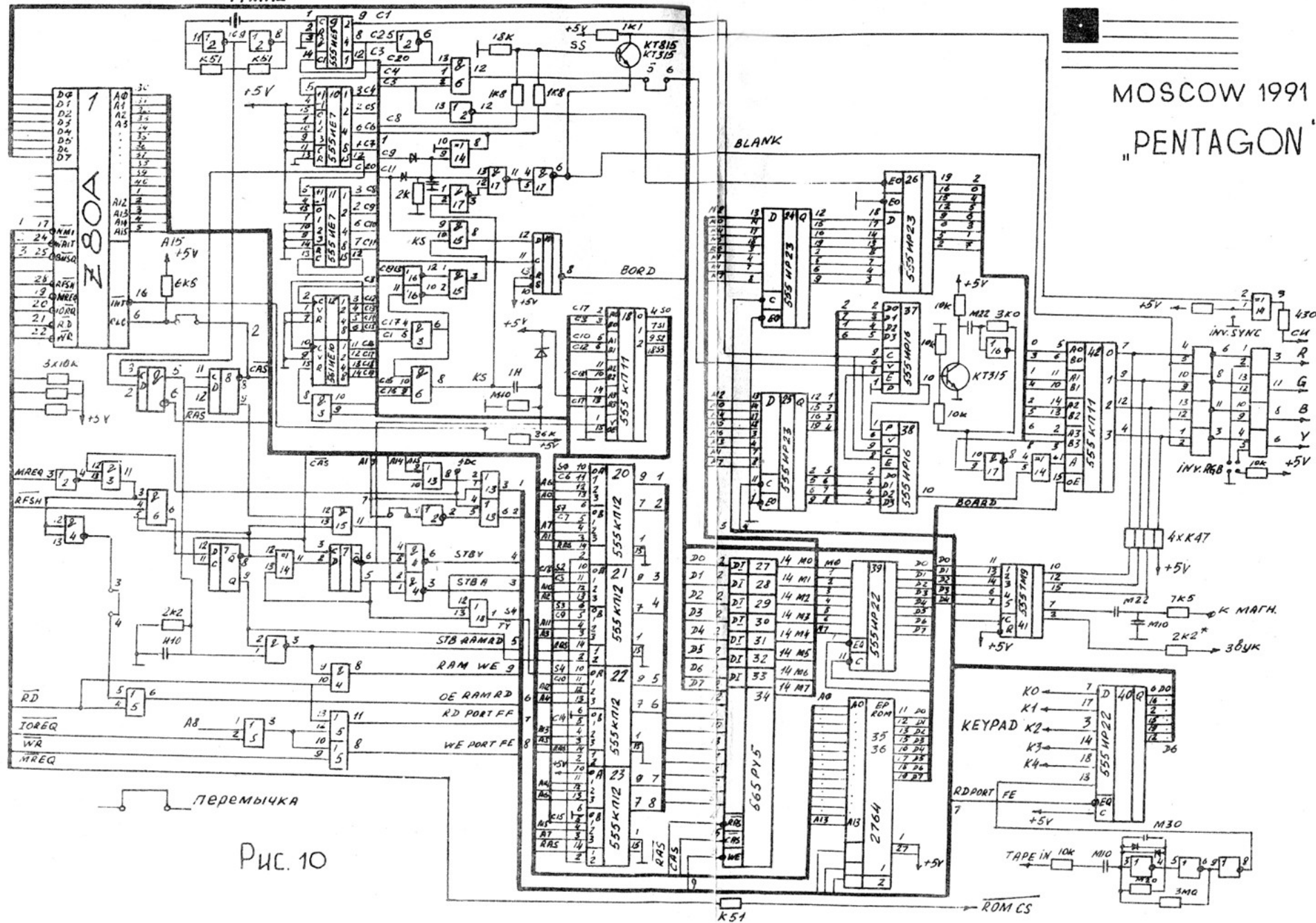
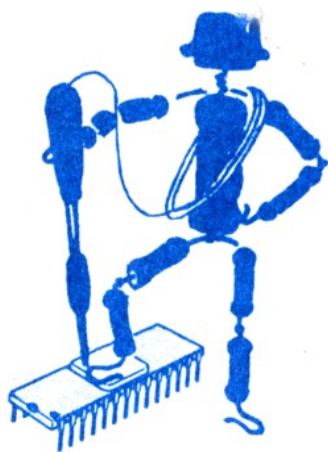


Рис. 10



DETTAOL